

Mizuho Short Industry Focus

先端パッケージングがもたらす半導体業界の構造変化 ～製造装置メーカーの取るべき戦略は～

【要約】

- ◆ 半導体は時代と共に様々な変化・進化を遂げ、半導体に求められる完成品メーカーからのニーズは多様化した。微細化は長きにわたって半導体の革新を支えてきた手段であるが、多様化したニーズを満たすには不十分となってきたことに加え、技術面、コスト面での難易度も高まり、課題解決に向けた新たな技術的手段として、先端パッケージング技術の研究開発、商用化が急がれる。また、先端パッケージング技術の確立に向け、半導体製造装置メーカー各社には従来とは異なる技術や仕様の装置提供が求められる。
- ◆ 先端パッケージングの登場は、前工程¹と後工程²に二分化されていた半導体の業界構造に変化をもたらし、両工程の技術が融合を始めている。半導体製造装置メーカーの在り方にも変化が表れ、変化を感じ取った各社は先端パッケージング市場における競争力獲得のために、工程やプロセスを跨いだアライアンスや M&A といった動きを見せており、未保有技術の獲得と保有技術の深掘りのように、戦略の方向性にも各社間で違いが表れてきている。
- ◆ 本稿では、①半導体に求められるニーズの変化に対応した新たな手段としての先端パッケージング技術の誕生、それに伴う②業界構造の変化と③先端パッケージングの普及によって変化を必要とする半導体製造装置メーカー各社に求められる戦略について事例を取り上げながら説明する
- ◆ 先端パッケージングの普及、商用化にはまだまだ多くの課題が残る。業界構造の変化を敏感に捉え、ともに戦えるパートナーと課題解決に取り組んでいくことでデファクトを獲得、競争力を維持・向上し、日本の半導体製造装置メーカーが半導体および半導体製造装置産業におけるプレゼンスを高めていくことを期待したい。

1. 先端パッケージングとは ～完成品メーカーからのニーズを満たすための新たなソリューション

組立工程における
創意工夫

先端パッケージングとは、半導体の製造工程においてチップを重ね合わせたり、異なる種類やサイズの部品やシリコンダイ³を一つのチップの集合体としたりすることで、求められる性能や機能を実現しようとする製造技術、もしくはその半導体の構造の総称である。

グローバルトップ
企業各社が先端
パッケージング技
術を発表

先端パッケージング技術の種類は多岐にわたっており、多くの半導体前工程・後工程の企業がそれぞれの特色を出した構造や技術を発表している。【図表 1】に記したモデル図は先端パッケージングの代表的な例である。例えば、①は CPU、メモリなどの異なる役割を持つ複数の半導体チップを中継基板（インターポーザ）を介して水平に結合する技術、②は接続端子などを介して複数の半導体チップを垂直に結合する技術である。③はメモリなどを積層（垂直結合）すると共に、それらを CPU の周囲に配置しインターポーザを介して結合（水平結合）させるという、垂直結合と水平結合の両側面を持つ技術である。④は基板内に埋め込んだ回路（ブリッジ）を介して複数のシリコンダイを繋ぐ技術である。このような先端パッケージング技術を発表しているのは、ファウンドリ⁴世界最大手の

¹ 半導体の製造工程において、素材であるシリコンウェハ上に電子回路を形成する工程

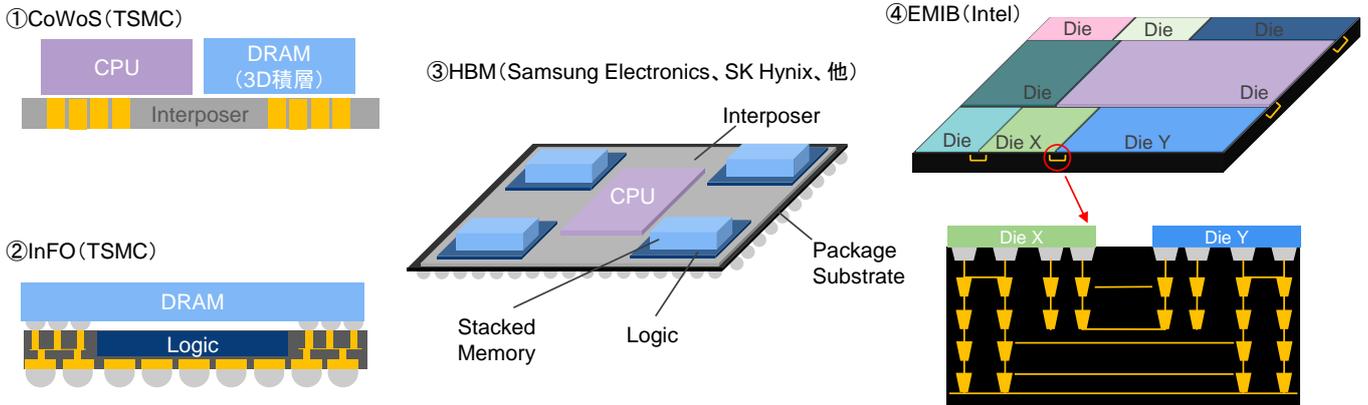
² 半導体の製造工程において、電子回路が形成されたシリコンウェハからシリコンダイを一つずつ切り分け、製品として使用できる状態とする工程

³ 半導体チップの製造工程にてシリコンウェハ基板上にて回路を焼き付けられ、切り出された一枚一枚のチップ

⁴ 半導体製造の前工程を専門に担い、半導体メーカーが設計、開発したチップをデータに沿って回路形成までを請け負う企業

TSMC、演算処理を行うマイクロプロセッサ製造大手の Intel、データを記憶するメモリ製造大手の Samsung Electronics をはじめ、同じくメモリ製造の SK Hynix や Micron、半導体後工程を専門に担う大手の OSAT⁵各社といった大企業が主である。

【図表 1】 先端パッケージング技術の例



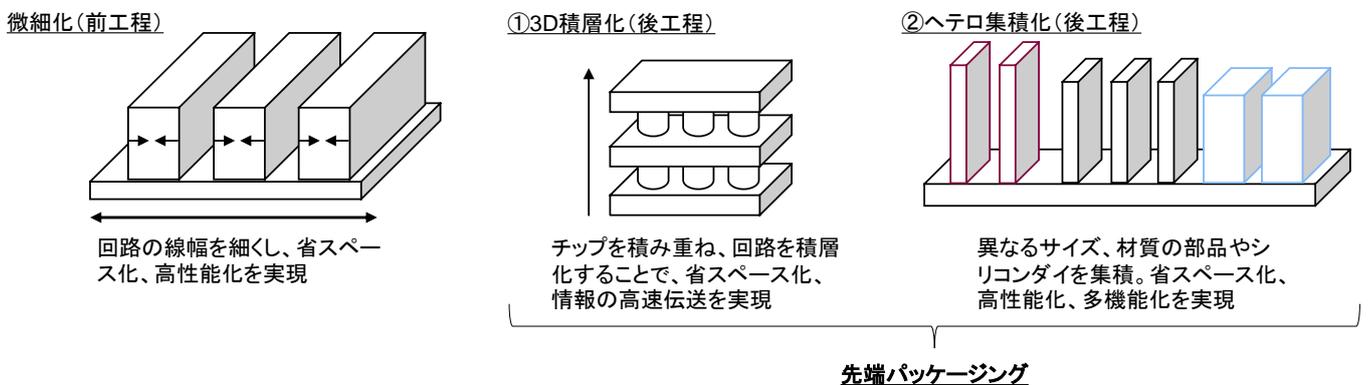
(出所) 各社 HP 等より、みずほ銀行産業調査部作成

(1) 先端パッケージングの 2 つのアプローチ

3D 積層化とヘテロジニアス集積化

先端パッケージングのアプローチは、①3D 積層化と②ヘテロジニアス⁶集積化(以下、ヘテロ集積化)の大きく 2 つに区別できる(【図表 2】)。①の 3D 積層化は半導体チップを積み重ねて、回路を積層化する技術である。積層化することで、水平にチップを展開するよりも、基板に接するチップの面積を少なくすることができるため、省スペース化が実現できる。また、チップを積み重ねることでチップ間の総接続距離が短くなり、データ伝送の低遅延化といった性能の向上と、省電力化が期待できる。②のヘテロ集積化は 1 つのデバイスもしくはパッケージ内に、様々なサイズ、材質の異なる部品やシリコンダイを集積する技術である。一つのデバイス・パッケージ内に様々な役割の半導体を搭載することで、より複雑な処理を行う多機能なチップを作れることに加えて、①の 3D 積層化と同様、省スペース化や性能の向上などの効果が期待できる。先端パッケージングを導入することにより、様々なメリットが期待できる一方、半導体製造装置メーカーには、露光、表面加工、薄膜形成といった前工程の技術を組み込むことで実現が可能となっているこれらの先端パッケージング技術やアプローチを確立するために、半導体製品設計者である半導体メーカーの意図を汲み取り、必要とされる仕様などへの柔軟な対応が求められる。

【図表 2】 半導体の性能向上を実現するアプローチ



(出所) みずほ銀行産業調査部作成

⁵ Outsourced Semiconductor Assembly and Test の略であり、半導体製造の後工程を専門に担い、組み立てと検査を請け負う企業

⁶ 異質の、異種のといった意味であり、本稿においては異なる種類のチップという意味として記載

(2)なぜ先端パッケージングが必要なのか

半導体の進化に求められるのは高性能化、省スペース化、多機能化

半導体に求められる完成品メーカーからのニーズは①高性能化、②省スペース化、③多機能化の3つに大別できる。①の高性能化は更にデータ処理能力の向上、低遅延化、省電力化の3つに分けることができ、この5つのニーズを満たすために半導体は進化を遂げてきた。これらの目的を達成するため、半導体メーカー、半導体製造装置メーカーは思考を巡らし、研究開発を重ね、前工程、後工程における様々な課題解決手段を開発してきた。ここでは従前の有力手段である(i)微細化、先端パッケージングに該当する(ii)3D積層化と(iii)ヘテロ集積化、将来の実用化が期待される(iv)光電融合⁷⁾に注目したい。

微細化、3D積層化、ヘテロ集積化は対応できるニーズがそれぞれ異なる

(i)微細化は半導体に求められるニーズのうち、最も得意とする処理能力向上に加えて、低遅延化、省電力化、省スペース化などに幅広く貢献し、半導体製造の前工程での革新を進める技術として、長きにわたって半導体産業を支えてきた。一方、(ii)3D積層化は主に省スペース化と低遅延化に対する貢献が大きく、省電力化にも寄与する。また、(iii)ヘテロ集積化は高性能化、省スペース化が実現できるだけでなく、元々別々であった半導体を一つのデバイス・パッケージ内に搭載することで従来以上の低遅延化と多機能化をもたらすアプローチである。

環境やニーズの変化に伴い、先端パッケージングによる課題解決へのアプローチが必要に

処理能力向上に加えて、低遅延化、省電力化、多機能化など、様々な性能や仕様への対応が求められる近年の環境下において、微細化や既存のパッケージング技術だけでは解決手段として不十分である。微細化技術の更なる進化は技術面やコスト面での難易度が上昇している点も考慮すると、3D積層化、ヘテロ集積化といった、新たなアプローチを組み合わせることで、半導体に求められるニーズにも応え、半導体をさらに進化させることが重要である。このため、半導体大手メーカー各社が先端パッケージングに注目し、研究開発を進めている。

光電融合は光信号を利用した、全く異なるアプローチ

これに対して、(iv)光電融合は電子によるデータ処理と光信号による通信伝送を接合することで、省電力化、大容量通信、高速処理の実現を目指す新技術である。電気信号を利用する従来の半導体から非常に大きな構造的、技術的な変化を必要とすることに加え、2030年頃の商用化を見据えた新技術、研究テーマであるため、先端パッケージングと比べるとアプローチや時間軸が大きく異なる。

経済産業省の掲げる半導体・デジタル産業戦略にも先端パッケージングが含まれる

なお、日本政府も先端パッケージングを重要視している。経済産業省は2021年6月、「半導体・デジタル産業戦略」として、半導体産業復活のための3 Stepsを公表した(【図表3】)。そのうちのStep 2「次世代半導体技術の確立」の枠組みの中で、前工程での微細化に加えて、後工程での先端パッケージングの開発も補助していくと明言している。これは、先端パッケージングが微細化と同様に半導体の進化を支えるコア技術の一つとして認識されたということの証左の一つであろう。光電融合についてはStep 3「将来技術の開発」に含まれており、現在の先端半導体、次世代半導体を支える微細化や先端パッケージングとは異なる時間軸での技術開発の対象となっている。

【図表3】半導体・デジタル産業戦略と半導体産業復活のためのステップと対応策

Step 1: 国内製造基盤の確保	Step 2: 次世代半導体技術の確立	Step 3: グローバル連携と将来技術の開発	継続的発展を実現させる 事業環境の整備
<p>【先端半導体誘致】</p> <ul style="list-style-type: none"> ・ポスト5G時代を見据えた、先端半導体(特にロジック、メモリ)の安定供給を確保 ・部品/素材、装置メーカーなど、他関連企業の活性化 <p>【既存製造基盤の刷新・強靱化】</p> <ul style="list-style-type: none"> ・数多く存在する国内半導体工場の有効活用及び製品の確保 ・サプライチェーン上及び経済安全保障上のリスク回避 	<p>【次世代半導体技術の開発】</p> <ul style="list-style-type: none"> ・(1)前工程(微細化の限界への挑戦)、(2)後工程(先端パッケージング)、(3)次世代パワー半導体(SiC、GaN、Ga₂O₃)等の次世代半導体技術開発 ・基金の整備(例:ポスト5G基金、グリーンイノベーション基金)による研究開発支援及び補助 <p>【次世代技術に向けた日米連携】</p> <ul style="list-style-type: none"> ・日米/官民連携による次世代半導体技術開発の強化 	<p>【将来技術の開発】</p> <ul style="list-style-type: none"> ・2030年代以降を見据えた、光電融合技術の開発 <p>【オープンイノベーションの活性化】</p> <ul style="list-style-type: none"> ・グローバル企業との産学連携のための体制構築 ・イノベーションに関する枠組みを立ち上げ、経産省、文科省、企業、アカデミックスの連携を推進 	<p>【インフラ整備】</p> <ul style="list-style-type: none"> ・カーボンニュートラルとデジタル化の潮流を捉えた、電力コストの抑制と再生エネルギー調達の円滑化 <p>【グローバル連携】</p> <ul style="list-style-type: none"> ・国家、企業、産学間や人材、物流も有機的に連携するグローバル体制を構築

(出所) 経済産業省「第四回半導体・デジタル産業戦略検討会議」資料より、みずほ銀行産業調査部作成

⁷⁾ 電子によるデータ処理と光信号による通信伝送を接合し、省電力化、大容量通信、高速処理を実現可能とする新技術。商用化は2030年以降の見込み

2. 先端パッケージングによる業界構造の変化

プレイヤー間の構造に変化

このような環境下、TSMC、Intel、Samsung Electronics をはじめとする IDM⁸やファウンドリ、OSAT、各工程の半導体製造装置メーカーなど、半導体産業を支えるプレイヤー間の構造にも変化が現れてきている。

新たな手段やビジネスを求め、IDM/ファウンドリが後工程ビジネスに進出

大きな構造の変化としてまず挙げられるのは、IDM/ファウンドリなど、半導体製造の前工程に注力・特化していた企業による後工程進出である。IDM/ファウンドリは半導体の設計図を基に、回路形成までを行うことを得意とし、対となる OSAT は後工程の専門家として、半導体の組み立てやパッケージングを行ってきた。すなわち、従来 OSAT が専門としていた後工程/パッケージングは、TSMC、Intel、Samsung Electronics などにとっては主戦場ではなかった。しかし、半導体に求められる性能が高まり、機能が多様化したことに加えて、微細化技術進化の難易度も上がったため IDM/ファウンドリが新たなニーズ解決の手段やビジネスを求めてパッケージングに進出した。

前工程の技術・ノウハウを後工程に組み込んだことで、先端パッケージングが誕生

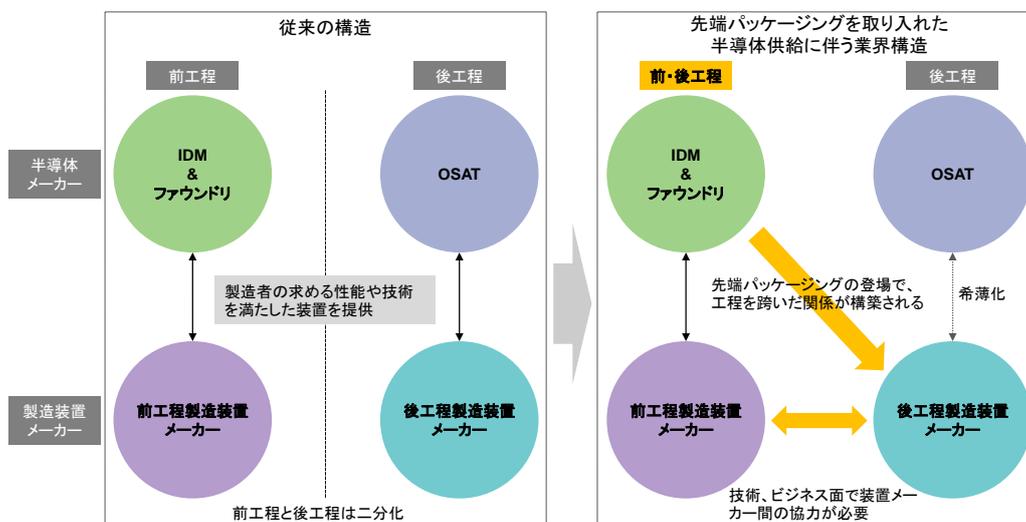
後工程であるパッケージングに前工程を担う企業が参入するだけで済む話であれば業界構造の大きな変化には繋がらなかったであろう。しかし、TSMC、Intel、Samsung Electronics や他 IDM/ファウンドリが前工程の製造技術である露光、表面加工(エッチング)、薄膜形成などを後工程/パッケージング工程に取り入れたことにより、新たな技術としての先端パッケージングが誕生した。また、先端パッケージングの構造によっては、従来の後工程であるチップの切り出し(ダイシング)、基板実装・配線(マウンティング・ボンディング)、樹脂封止(モールドイング)にも、前工程と同等もしくは従来の後工程を大きく上回る清浄度や精度が求められ始めた結果、前工程における製造ノウハウも後工程に組み込まれ始めている。すなわち、先端パッケージングの誕生によって前工程と後工程の製造プロセスや技術・ノウハウが融合することとなる。

(1) 半導体製造装置業界への影響

前・後工程に二分化されていた構造が、先端パッケージングの登場により融合

IDM/ファウンドリの後工程への進出は、IDM/ファウンドリと OSAT の役割分担の変化や前工程と後工程の技術・ノウハウの融合にとどまらず、半導体製造装置業界にも変化をもたらした。従来は、IDM/ファウンドリと前工程製造装置メーカー、OSAT と後工程製造装置メーカーがそれぞれ前工程と後工程という別々のくくりの中でコミュニケーション、連携を取って半導体の製造にあたっていた(【図表 4】)。しかし、IDM/ファウンドリの後工程進出や先端パッケージングの登場に伴って、二分化されていた構造に変化が生じ、IDM/ファウンドリが後工程製造装置メーカーと関係を構築し、技術的なリクエストをする機会が増えた。

【図表 4】 半導体業界を支えるプレイヤーの関係図と構造変化



(出所) みずほ銀行産業調査部作成

⁸ Integrated Device Maker の略。垂直統合型デバイスメーカーとして、設計、製造、組み立て、検査、販売を一貫して行うことのできるメーカーの呼称

前・後工程製造装置メーカーの協働が必要に

IDM/ファウンドリから後工程製造装置メーカーへの具体的なリクエストとして、後工程においては、基板実装・配線から従来以上の精度が求められたり、チップの切り出し時に発生する粉塵などの削減および非常に高い清浄度の洗浄を求められたりするようになった。しかし、後工程製造装置メーカーの中には IDM/ファウンドリとのビジネス経験が豊富ではない企業も存在するため、IDM/ファウンドリの求める精度や清浄度、仕様などに詳しい前工程製造装置メーカーとの協働を進めることが、他社に先駆けたソリューション提供やビジネス獲得において必要である。また、前工程製造装置メーカーにとっても、後工程製造装置メーカーとの協働によって、顧客である IDM/ファウンドリのニーズに応えられることに加え、先端パッケージングという新しい領域に進出できるメリットがあると言える。さらに、前・後工程製造装置メーカー双方にとって、異なる技術やノウハウを有する他半導体製造装置メーカーとの協働は、先端パッケージングによって融合した製造工程における課題などを様々な視点から捉えることができるといったメリットもある。

3. 半導体製造装置メーカーに求められる戦略

半導体産業の構造変化は、各企業の戦略にも変化をもたらす

先端パッケージングの登場に伴う半導体産業の構造変化は、各企業の戦略にも変化をもたらすと考える。IDM/ファウンドリ、OSAT においては、半導体を使用する顧客、メーカーのニーズを捉えた技術やパッケージング構造の研究開発が求められ、その実現のためには、後工程製造装置メーカーとのリレーションを深め、協働を進めることで、製造における技術的な課題の把握・解決を促進する必要がある。一方、半導体製造装置メーカーにおいては、前工程と後工程の境界が曖昧になる環境下では従来とは異なる専門外の技術やノウハウが必要とされるであろう。

半導体製造装置メーカーの在り方にも変化が求められ、顧客ニーズを満たすためにもパートナーの存在が重要

これまで多くの半導体製造装置メーカーは、前工程、後工程に二分化されていたくくりの中で、顧客が求める技術や仕様を満たすために製造技術・ノウハウを磨き、装置を提供してきたが、先端パッケージングの登場を受けて半導体製造装置メーカーの在り方にも変化が求められる。具体的には、「IDM/ファウンドリが先端パッケージングに求める精度、清浄度、仕様などを理解した後工程製造装置メーカー」や、「後工程の技術や課題を理解した前工程装置メーカー」のような新たなスタイルの半導体製造装置メーカーが必要となると考える。そのためには、自社リソースのみを活用した研究開発を進めるだけでなく、半導体製造装置メーカー同士で技術・ノウハウを共有し、協力関係を築く必要がある。そうすれば、パートナーとともに相互の弱みを補完し、強みを強化することで、新たな装置の開発や複数のプロセスに跨った製品ラインナップの拡充、ソリューション提供を行い、IDM/ファウンドリへの訴求力を高めることが可能となる。また、各半導体製造装置メーカーが持つ顧客層を相互に活用することで、販路の拡大、ひいては業界における競争優位性の向上も可能と考えられる。

製造装置メーカーの取るべき戦略の方向性は 2 つ

以上を踏まえると、先端パッケージングという新たなビジネスチャンスに向けて半導体製造装置メーカー各社が取るべき戦略の方向性は①未保有技術の獲得と②保有技術の深掘りの二つに大別できると考えられる(【図表 5】)。また、その実現のための手段、パートナーの在り方としては、技術・装置の共同開発およびソリューションの共同提供などの (i) アライアンス、合併や買収などの (ii) M&A が挙げられる。なお、自社のリソースのみで事業拡大を目指すという手段もあるが、他の 2 手段に比べ時間がかかり、機動性に乏しいため、本稿では、(i) アライアンスと (ii) M&A に注目する。

【図表 5】 製造装置メーカー各社の事業拡大戦略の方向性・手段と主要事例

	(i) アライアンス	(ii) M&A
①未保有技術の獲得	AMAT(前) ⇄ BESI(後) AMAT(前) ⇄ EVG(前・後) ASMPT(後) ⇄ EVG(前・後)	ASMPT(後) → NEXX(前) 新川(後) → パイオニアFA(後) ヤマハ(後) → 新川&アビックヤマダ(後) FUJI(後) → ファスフォードテクノロジ(後)
②保有技術の深掘り	パナソニック(後) ⇄ EVG(前・後) パナソニック(後) ⇄ 東京精密(前)	Rudolph(後) & Nanometrics(後)

(注) 企業名横の () 内は保有技術の該当する工程を記載。EVG については、アライアンスにおいて提供している技術を太字で記載 (出所) 各社プレスリリース、報道等より、みずほ銀行産業調査部作成

AMAT、ASMPT、パナソニックの事例を紹介する

【図表 5】の通り、装置メーカー各社がそれぞれの戦略の方向性や手段を選択し、様々な取り組みを行っている。本稿では2つの戦略の方向性のうち、①未保有技術の獲得について Applied Materials (以下、AMAT)、ASM Pacific Technologies (以下、ASMPT)、②保有技術の深掘りについてパナソニックといった企業の取り組みを特徴的な事例として紹介する。

前工程製造装置メーカーの AMAT は後工程製造装置メーカーと装置の共同開発を推進

AMAT は半導体製造装置メーカーとして世界最大手の企業であり、前工程製造装置の提供に特化している企業である。先端パッケージング技術の確立に向けて前工程と後工程の協働を推進しており、具体的には、2020年10月、マウンティング(基板実装)とボンディング(配線)の技術を持つ後工程製造装置メーカーの BE Semiconductor (以下、BESI)とボンディング装置の共同開発を行うことを発表した。これは、自社の持つ表面加工(エッチング)や薄膜形成などの前工程製造装置・技術のポートフォリオに先端パッケージングを新たに加えるという戦略で、当社は AI、5G、車載アプリケーション、サーバ・ストレージなど向けの半導体に求められる新たなニーズに対応していくための手段として、先端パッケージング技術の採用と普及に貢献していきたいと述べている。また、AMAT は 2021年9月、後工程におけるボンディング技術を有する EV Group (以下、EVG)とも同様のアライアンスを組み、チップ切り出し前のウエハとウエハを貼り合わせるウエハボンディング装置の共同開発に関する意向を発表した。

ASMPTは他社の後工程技術を取り込むことで、ポートフォリオを拡充する狙い

後工程製造装置メーカー大手である ASMPT は、先端パッケージング、ヘテロ集積化、AI の 3 つのキーワードを掲げ、多数の M&A やアライアンスを通じて自社で対応していない技術を獲得、インオーガニック(非連続的)での事業拡大と幅広いソリューション提供を実現している(【図表 6】)。これらはマーケットやクライアントニーズを捉えたマーケットイン戦略に基づき、様々なニーズにワンストップで対応できるポートフォリオを揃えることを目的としたものである。なお、前述の EVG とは 2021年1月、自社で持つ精密なマウンティング技術と EVG の持つボンディング技術とノウハウなどを組み合わせた装置を共同開発することを発表している。

【図表 6】ASMPT の M&A、アライアンス実績一覧

年	対象会社・事業/パートナー	形態	関連製品/技術	概要
2011	Siemens Electronics Assembly Systems – ドイツ	買収	表面実装機器メーカー	Siemensより、当社の電子生産システム部門(表面実装機器)である、SEASを買収。SEASのSiplaceブランドを軸に、表面実装機器(SMT)事業拡大へ
2013	DEK Printing Machines (“DEK”) – 米国	買収	スクリーン印刷機	Doverより、SMTや半導体を含む基板組み立て用スクリーン印刷機であるDEKブランドを買収。Siplaceの実装機とDEKの印刷機にてSMT事業を更に強化
2014	ALSI – オランダ	買収	レーザーダイシング	マルチビームレーザーダイシング技術で特許を保有するAdvanced Laser Separation International社を買収し、“ASM ALSI”ユニットを設立
2018	NEXX, Inc. – 日本	買収	めっき装置 PVD装置	東京エレクトロンより、めっき装置及びPVD装置を手掛ける米子会社であるNEXX社を買収し、製品ポートフォリオを拡充
	Amicra – ドイツ	買収	ダイボンディング	フォトニクスや先端パッケージング市場向けの高性能ダイボンダを有する当社を買収し、フリップチップ、ダイボンディング市場での事業を強化
2019	Critical Manufacturing – スペイン	戦略投資	製造実行システム	製造業のオートメーション化、データ化等を推進するインダストリー4.0における対応ソリューションの拡充を企図した戦略的投資
	ioTech – 英国	戦略投資	3D印刷技術	世界初のマルチマテリアル3D印刷技術である連続レーザーアシスト蒸着を手掛ける当社への投資。ベータ版の初期供給などを確約 2021年6月、投資額を2倍に増額(接着剤大手のHenkel社も初期投資を開始)
2020	SKT Max – 中国	買収	製造実行システム	中国国内でのMESを手掛けるSKT Maxを買収。2018年に投資したCritical ManufacturingのMESビジネスの補強、増強が狙いか
	IBM Research – 米国	事業提携	AI関連ソリューション	AIチップの組み立て工程等における、先端パッケージング及びヘテロ集積化への統合ソリューションの開発を行うための事業提携
2021	EVG – オーストリア	事業提携	Die-to-Wafer ハイブリッド接合	3D ICやヘテロ集積化の実現、普及のためのDie-to-Waferハイブリッド接合ソリューションの共同開発に合意
2022	AEI – 米国	買収	自動組み立て、検査装置	ポートフォリオ拡大のため、車載カメラ、センサの自動組み立てと検査装置を手掛けるAutomated Engineering inc.をMychronicから買収。監視システム、ドローン、LiDARなどの製造への転用も視野に

(注 1)ハイライトは先端パッケージング関連の事例

(注 2) PVD (Physical Vapor Deposition) : 物理蒸着法と呼ばれる薄膜形成法の一つ

MES (Manufacturing Execution System) : 製造実行システムの略。製造工程の把握や管理、作業員への支持や支援を行うシステム

Die-to-Wafer: シリコンダイとウエハを直接配線で接続する技術。配線の長さが短縮され、性能、消費電力、コスト改善が期待できる

LiDAR (Light Detection and Ranging) : レーザー光を照射し、反射光が戻るまでの時間から対象物までの距離などを測る技術

(出所) 各社 IR 資料、報道等より、みずほ銀行産業調査部作成

パナソニックは保有技術を深掘りしてソリューション提供力を強化

2つの戦略方向性のうち、②の保有技術の深掘りに注力する企業の代表例としてパナソニックが挙げられる。パナソニックは自社で技術・ノウハウと装置を保有しているプラズマダイシング⁹⁾において、関連する技術・装置の開発をEVGや東京精密と共同で行っている。パナソニックのプラズマダイシング工法は極薄ウェハの切断や樹脂封止済チップの切り出しに適しており、ダメージレス、切断するための余白の削減、加工時間短縮、切削屑削減などが見込める後工程の加工技術である。EVGと東京精密は共にダイシングの前段階の工程の装置を手掛けているが、EVGは露光(フォトリソグラフィ)、東京精密はレーザーパターニングという異なった前工程の加工技術を用いており、対象となる半導体に応じて両社の装置が使い分けられている(【図表7】)。パナソニックはこの二社とアライアンスを組んで、自社のプラズマダイシングのために最適化・カスタマイズされたマスク形成工程を担う装置を共同開発することで、ダイシングにおけるソリューション提供力を強化している。

【図表7】プラズマダイシングの工法とプロセスフロー

工法	プロセスフロー		
	マスク形成工程(共同開発分野)		ダイシング工程
	マスク形成	回路パターニング	プラズマダイシング
露光 (フォトリソグラフィ) EVG	フォトレジスト塗布 レジスト膜 シリコンウェハ ダイシングテープ 光によって反応する化学物質を塗布	露光 回路パターン 光を当て、レジストを除去回路パターンを焼き付け	パナソニック プラズマ プラズマを照射し、チップを切り出す
レーザーパターニング 東京精密	マスク貼付 マスク層 メタル配線層 シリコンウェハ 配線層と回路を示したマスクをウェハに貼付	レーザーパターニング レーザー レーザーを照射し、回路パターンを焼き付け	パナソニック プラズマ プラズマを照射し、チップを切り出す

(出所) 各社 IR 資料等より、みずほ銀行産業調査部作成

先端パッケージングは依然開発途上段階。課題も多い

上述のように、新たな技術やノウハウの獲得、共同開発などによって、ソリューション提供力を強化する取り組みはすでに始まっている。しかし、先端パッケージング技術は研究開発途上にあるため、半導体の微細化ロードマップのような業界共通の指針は示されておらず、また、実現・普及に向けては設計・製造面での技術的な課題、コスト低減や用途開発といったビジネス上の課題が多数存在する(【図表8】)。

【図表8】先端パッケージングの課題の例

分類	分野	概要
技術	設計	<ul style="list-style-type: none"> 通信速度向上: 立体構造を複雑にするほど、配線も複雑になり、通信速度が低下するリスク 熱設計: 積層や高密度実装に伴い、熱がこもりやすくなり、不具合や故障の原因に 薄型化: 積層に伴いパッケージが厚くなる。逆に、薄くしすぎてしまうと製造上の課題も
	製造	<ul style="list-style-type: none"> メカロニクス技術: 小型化や薄型化の進んだ半導体や部品を安全かつ効率的に搬送する技術の確立が必要 ケミカル技術・プラズマ技術等: 樹脂封止、プラズマ、洗浄等の保有と複合活用のノウハウが必要 清浄度: 不純物混入を回避するため、後工程におけるクリーンルームの導入や後工程装置の設計変更が必要
ビジネス	コスト	<ul style="list-style-type: none"> 装置・素材等: 装置、加工、素材のコストが従来比高くなるものが多い一方、スペック上採用は不可欠であるため歩留まり向上、工法の工夫などが必要 材料の使用量: 剥離、研削、エッチング等、“削る”プロセス(=材料を無駄にするプロセス)が多い
	用途開発	<ul style="list-style-type: none"> 高パフォーマンス: コストよりも超高速処理を追求する新たな用途の開発。現状では、AI等のHPC用途、基地局、車載コンピュータ等のアプリケーションに限られる 省スペース: モバイル機器(スマホ、ノートPC等)のように実装スペースが限られるアプリケーションの開発が必要 スマホの更なる高機能化、小型化、ローラブル化やVRゴーグルなどのウェアラブル機器の進化や開発も必要

(出所) みずほ銀行産業調査部作成

⁹⁾ シリコンウェハからシリコンダイを切り出す技術の一つ。従来のブレードやレーザーダイシング技術に代わる次世代の技術として注目される。

先んじた行動を
心掛け、先端パ
ッケージング分野
でのビジネス獲
得に期待

だからこそ、変化する半導体のニーズを満たしていく術である先端パッケージングを実現・普及させるべく、IDM／ファウンドリ、半導体製造装置メーカー間で互いの情報や技術を交換・共有し、目標のすり合わせを行うと共に、見えてくる課題を解決していくことが重要となろう。これらの活動を通じて、半導体製造装置メーカーは発展途上のマーケットでビジネスチャンスを発掘し、先端パッケージングにおいて競争優位性を獲得することができると考えられる。また、前・後工程製造装置メーカーが協働・融合することで、双方の技術力、ノウハウ、研究開発力、交渉力を兼ね備えた、新たなジャンルの半導体製造装置メーカーが誕生すると見込まれる。

4. おわりに

先端パッケージ
ングは様々なニ
ーズを満たすた
めに生まれた

半導体は様々な変化・進化を遂げ、現代において必要不可欠な生活基盤を根幹から支える製品となった。微細化は半世紀以上にわたってコア技術として半導体の革新を支えてきた。しかし、半導体に求められるニーズが多様化したことに加え、技術面、コスト面での難易度が高まったことを受け、様々なニーズを満たすための技術的な手段として、先端パッケージング技術の研究開発、商用化が急がれる。

先端パッケージ
ングの登場が業
界構造に変化を
もたらす

先端パッケージングの登場は前工程と後工程に二分化されていた半導体の業界構造に変化をもたらし、IDM／ファウンドリが後工程に進出したことをきっかけに前工程・後工程の技術が融合した。更に、半導体製造装置メーカーの在り方にも変化をもたらし、前・後工程製造装置メーカーのアライアンスや M&A を促進している。

先手を打った半
導体製造装置メ
ーカーも存在

先見の明を持つ半導体製造装置メーカー各社は、開発途上の先端パッケージング市場における競争力の獲得のために、すでに工程やプロセスを跨いだアライアンスや M&A を加速させており、未保有技術の獲得と保有技術の深掘りといった戦略の方向性にも各社間で違いが表れてきている。

日本の半導体製
造装置メーカー
が黎明期の市場
に積極的に取り
組み、プレゼンス
を高めることに期
待

先端パッケージングの普及、商用化にはまだまだ多くの課題が残っており、いち早くこの課題解決を行うことができればデファクトを獲得することに繋がるであろう。立ち上がっていない市場に対する積極的な取り組みは大きなリスクを伴うが、同時に大きなビジネスチャンスにもなり得る。半導体および半導体製造装置産業における日本企業のプレゼンス、競争力の維持のためにも、日本の半導体製造装置メーカーがこの構造の変化を敏感に捉え、ともに戦えるパートナーと課題解決に取り組んでいくことで、デファクトを獲得して、競争力を維持・向上し、プレゼンスを高めていくことを期待したい。

みずほ銀行産業調査部

テレコム・メディア・テクノロジーチーム 伊東 大翔

taisho.ito@mizuho-bk.co.jp

[アンケートにご協力をお願いします](#)



Mizuho Short Industry Focus／192 2022 No.1

2022年3月22日発行

© 2022 株式会社みずほ銀行

本資料は情報提供のみを目的として作成されたものであり、取引の勧誘を目的としたものではありません。本資料は、弊行が信頼に足り且つ正確であると判断した情報に基づき作成されておりますが、弊行はその正確性・確実性を保証するものではありません。本資料のご利用に際しては、貴社ご自身の判断にてなされますよう、また必要な場合は、弁護士、会計士、税理士等にご相談のうえお取扱い下さいますようお願い申し上げます。本資料の一部または全部を、①複写、写真複写、あるいはその他如何なる手段において複製すること、②弊行の書面による許可なくして再配布することを禁じます。

編集／発行 みずほ銀行産業調査部

東京都千代田区丸の内 1-3-3 ird.info@mizuho-bk.co.jp